АНГСТРЕМ
Открытое Акционерное Общество

1485ХК2Т
ИС передатчик линии стандарта ARINC-429

Март 2009

Микросхемы 1485ХК2Т предназначены для применения в радиоэлектронной аппаратуре специального назначения в интерфейсных устройствах передачи данных стандарта ARINC 429 (ГОСТ 18977–79).

Функциональным аналогом микросхемы 1485ХК2Т (АЕЯР.431260.475ТУ) является прибор (микросхема) HI8382.

Микросхемы 1485ХК2Т состоят из блока входных формирователей, блока управляющей логики, блока аналоговых ключей, блока формирования длительности фронта, блока опорного тока, и блока выходных усилителей.

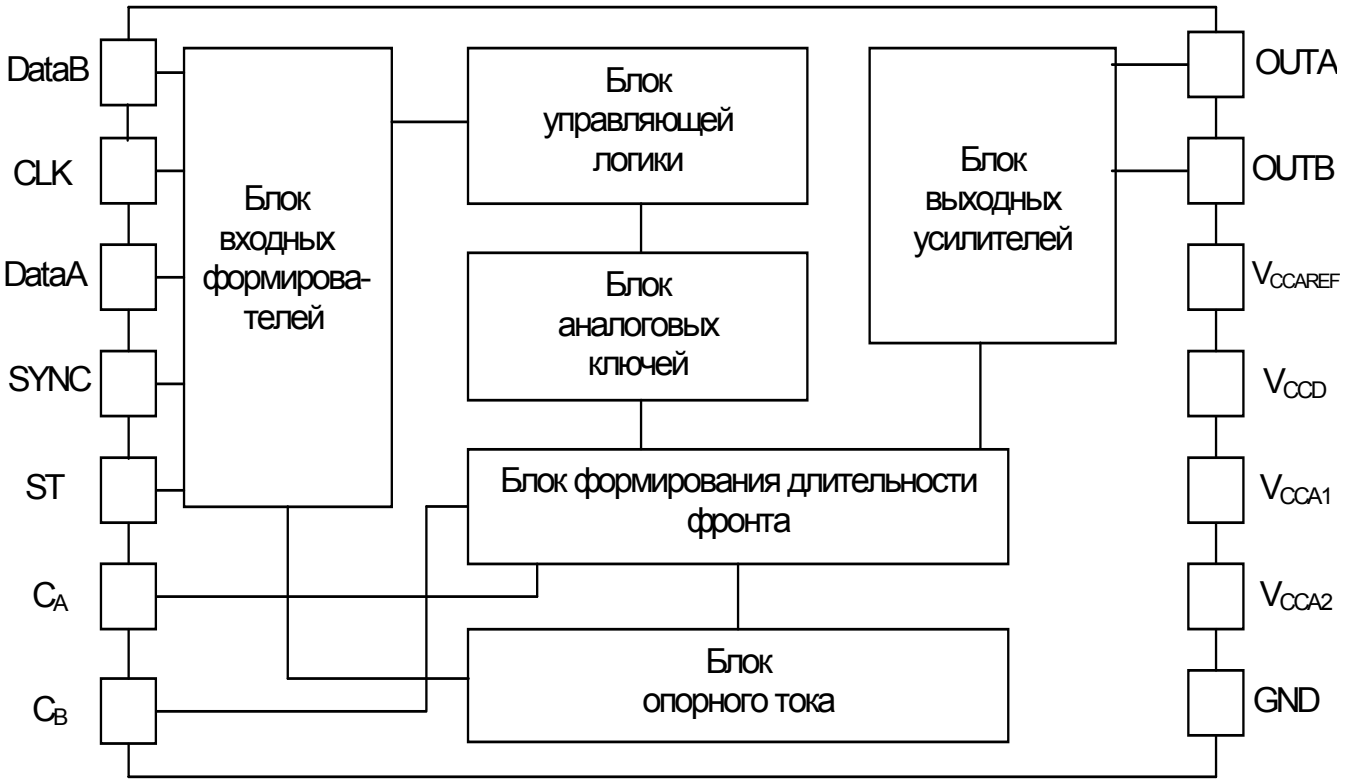
Входные импульсы с логическими КМОП или ТТЛ уровнями преобразуются в блоке управляющей логики в импульсы, управляющие аналоговыми ключами, которые формируют импульсы с амплитудой соответствующей опорному напряжению, приходящему на вывод V_{CCAREF} и отрицательному опорному напряжению $-V_{CCAREF}$, которое формируется на инвертирующем операционном усилителе в самой микросхеме.

Формирование фронтов сигналов соответствующих стандарту ARINC 429 (ГОСТ 18977–79) осуществляется в блоке формирования длительности импульсов. Опорный ток, необходимый для формирования длительности импульса, поступает из блока формирования опорного тока. Усиление сигнала по току осуществляется в блоке выходных усилителей. Дифференциальные выходы микросхемы независимо программируются на любую скорость передачи данных (время нарастания, время спада) путем использования двух внешних емкостей. Амплитуда выходного напряжения также регулируется путем приложения внешнего опорного напряжения на вывод V_{CCAREF}.

Особенности

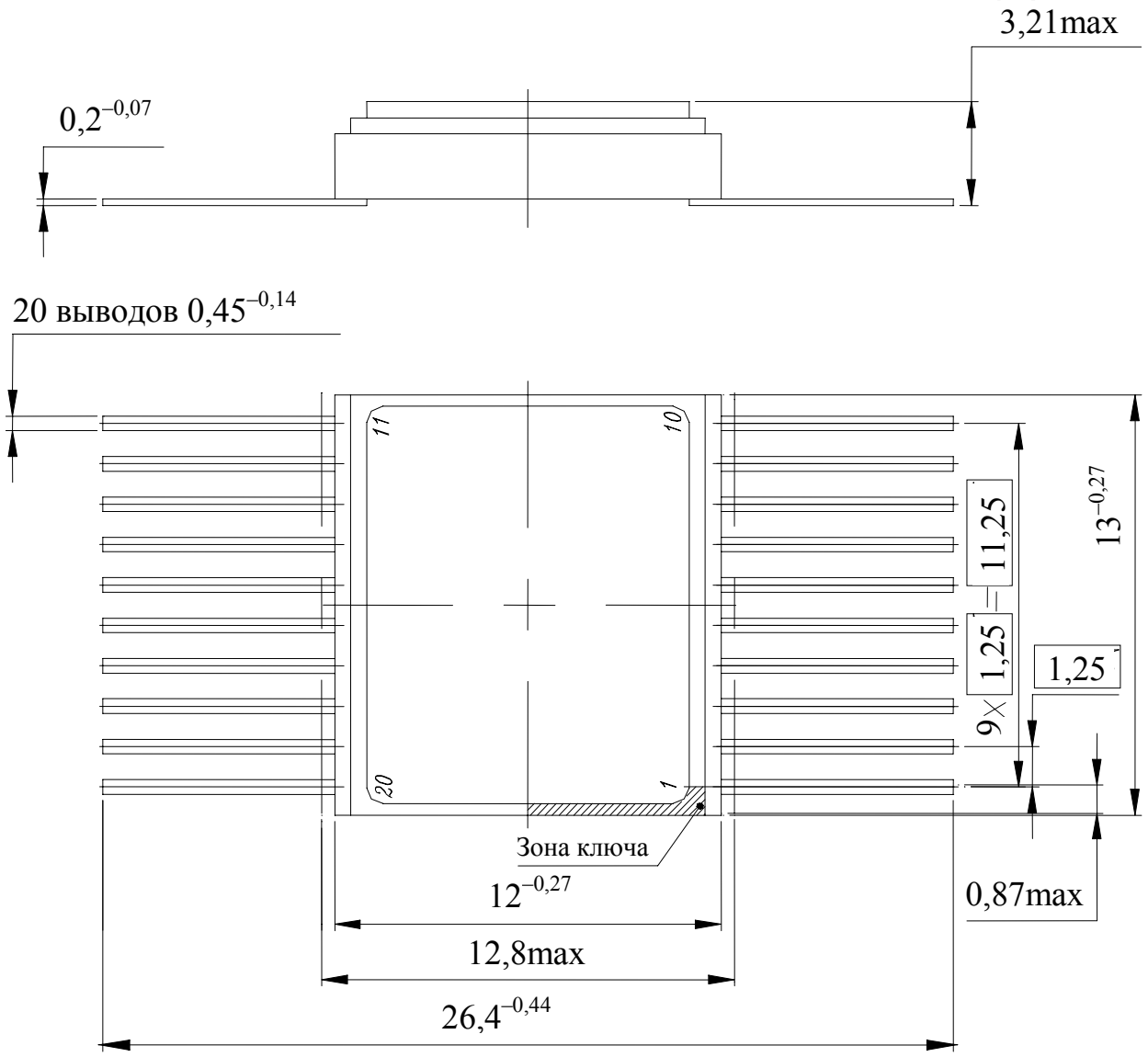
- малый ток потребления
- КМОП технология
- малое количество внешних компонентов
- входы совместимые с ТТЛ и КМОП логикой
- последовательный вывод данных на линию
- возможность изменения времени нарастания и спада выходного сигнала внешними емкостями для любой скорости передачи данных (12.5, 48, 100 кбит/с)
- возможность изменения амплитуды выходных импульсов

СТРУКТУРНАЯ СХЕМА



КОНСТРУКЦИЯ

Интегральные схемы 1485ХК2Т выполнены по КМОП технологии и поставляются в металлокерамическом корпусе 4153.20-3.01



ОПИСАНИЕ ВЫВОДОВ

Номер вывода	Обозначение	Наименование вывода
1	**2**	**3**
1	V_{CCAREF}	Вывод питания опорного напряжения
2	ST	Вход переключения микросхемы в состояние микропотребления
3	SYNC	Вход сигнала синхронизации входных данных
4	NC	Свободный вывод
5	DataA	Вход данных канала А
6	C_A	Вывод для подключения внешней емкости определяющей длительность фронта выходного сигнала канала А
7	NC	Свободный вывод
8	OUTA	Выход канала А
9	V_{CCA2}	Вывод питания от источника отрицательного напряжения аналоговой части схемы
10	GND	Общий вывод
11	V_{CCA1}	Вывод питания от источника положительного напряжения аналоговой части схемы
12	NC	Свободный вывод
13	OUTB	Выход канала В
14	NC	Свободный вывод
15	C_B	Вывод для подключения внешней емкости определяющей длительность фронта выходного сигнала канала В
16	DataB	Вход данных канала В
17	NC	Свободный вывод
18	CLK	Вход сигнала тактирования входных данных
19	V_{CCD}	Вывод питания от источника положительного напряжения цифровой части
20	NC	Свободный вывод

ПРЕДЕЛЬНО-ДОПУСТИМЫЙ И ПРЕДЕЛЬНЫЙ РЕЖИМЫ ЭКСПЛУАТАЦИИ

Наименование параметра режима, единица измерения	Буквенное обозначение	Предельно-допустимый режим		Предельный режим	
		Не менее	Не более	Не менее	Не более
1	2	3	4	5	6
1 Напряжение питания, В – цифровой части	U_{CCD}	4,5	5,5	–	7,0
	U_{CCA1}	10,8	16,5	–	17,0
– аналоговой части	U_{CCA2}	–16,5	–10,8	–17,0	–
– опорное напряжение	U_{CCAREF}	4,75	5,25	–	6,0
2 Входное напряжение низкого уровня для входов данных SYNC, DataA, DataB, CLK и входа ST цифровой части, В	U_{ILD}	–	0,5[1)]	–	–
3 Входное напряжение высокого уровня для входов данных SYNC, DataA, DataB, CLK и входа ST цифровой части, В	U_{IHD}	2[1)]	–	–	–

1	2	3	4	5	6
4 Напряжение цифровой части, В - на любом выводе вход данных SYNC, DataA, DataB, CLK и вход ST кроме вывода GND;	U_D	–0,3[2)]	(U_{CCD}+0,3)[2)]		(U_{CCD}+0,4)[2)], но не более 7,0
- на выводе V_{CCD}		0	5,5	–0,4[1)]	7,0
5 Скорость передачи данных, кбит/с	V_T	–	100	–	–
6 Рассеиваемая мощность, Вт	Ptot	–	0,8	–	1,0
7 Сопротивление нагрузки, Ом при скорости передачи данных V_T: – 12,5 кбит/с	R_L	400 ±0,5%		–	
– 100 кбит/с		600 ±5%		–	
8 Емкость нагрузки, нФ при скорости передачи данных V_T: – 12,5 кбит/с	C_L	30 ±5%		–	
– 100 кбит/с		10 ±5%		–	
9 Емкость, подключаемая к выводам C_A (6) и C_B (15) микросхемы, пФ при скорости передачи данных V_T: – 12,5 кбит/с	C_A и C_B	500 ±10%		–	
– 100 кбит/с		75 ±5%		–	
[1)] С учётом всех видов помех. [2)] При переключении входных сигналов					

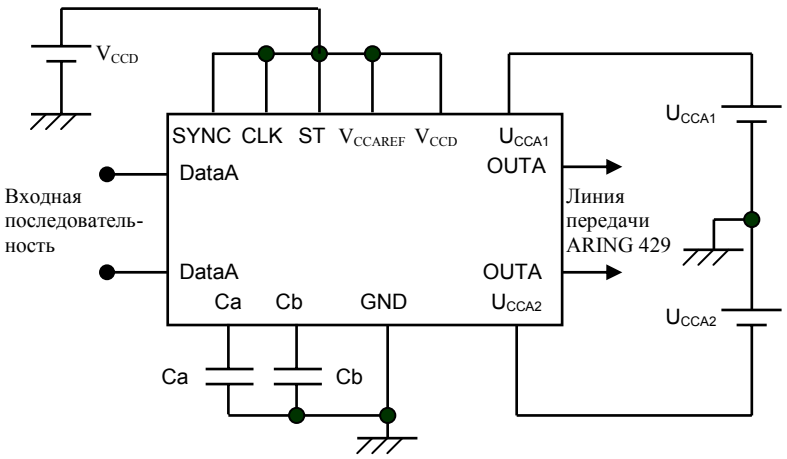
ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ МИКРОСХЕМЫ

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		Не менее	Не более	
1	2	3	4	5
1 Выходное напряжение высокого уровня по выводам OUTA (OUTB), В при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%	U_{OHA} (U_{OHB})	U_{CCAREF}–0,22	U_{CCAREF}+0,22	25±10
		U_{CCAREF}–0,25	U_{CCAREF}+0,25	–60 125
2 Выходное напряжение высокого уровня по выводам OUTA (OUTB) при подключенном сопротивлении нагрузки R_L между выводами OUTA и OUTB, В при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1% и R_L = (400±2) Ом	U_{OHA1} (U_{OHB1})	U_{CCAREF}–1,2	–	25±10
		U_{CCAREF}–1,5	–	–60 125
3 Выходное напряжение низкого уровня по выводам OUTA (OUTB), В при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%	U_{OLA} (U_{OLB})	–U_{CCAREF}–0,22	–U_{CCAREF}+0,22	25±10
		–U_{CCAREF}–0,25	–U_{CCAREF}+0,25	–60 125

1	2	3	4	5
4 Выходное напряжение низкого уровня по выводам OUTA (OUTB) при подключенном сопротивлении нагрузки R_L между выводами OUTA и OUTB, В при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1% и R_L = (400±2) Ом	U_{OLA1} (U_{OLB1})	–	$-U_{CCAREF}$+1,2	25±10
		–	$-U_{CCAREF}$+1,5	–60 125
5 Выходное напряжение нулевого уровня по выводам OUTA (OUTB), В при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%	U_{ONULA} (U_{ONULB})	–0,22	0,22	25±10
		–0,25	0,25	–60 125
6 Ток потребления в статическом режиме по источникам питания положительного (отрицательного) напряжений U_{CCA1} (U_{CCA2}) аналоговой части, мА при U_{CCD} = 5 В ±1%, U_{CCA1} =15 В ±1% (U_{CCA2} = –15 В ±1%), U_{CCAREF} = 5 В ±1% и U_{IL} ≤ 0,5 В	I_{CCA1} (I_{CCA2})	(–10)	10	25±10
		(–14)	14	–60 125
7 Динамический ток потребления по источникам питания положительного (отрицательного) напряжений U_{CCA1} (U_{CCA2}) аналоговой части, мА при U_{CCD} = 5 В ±1%, U_{CCA1} =15 В ±1% (U_{CCA2} = –15 В ±1%), U_{CCAREF} = 5 В ±1%, U_{ISTL} ≤ 0,5 В, (U_{ISYNCH}, U_{ICLKH}) ≥ 2 В, (V_{TDataA},V_{TDataB}) = 100 кбит/с	I_{OCCA1} (I_{OCCA2})	(–10)	10	25±10
		(–14)	14	–60 125
8 Ток потребления в режиме микропотребления по источникам питания положительного (отрицательного) напряжений U_{CCA1} (U_{CCA2}) аналоговой части, мкА при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% (U_{CCA2} = –15 В ±1%), U_{CCAREF} = 5 В ±1%, U_{IL} ≤ 0,5 В и U_{ISTH} ≥ 2 В	I_{CCSA1} (I_{CCSA2})	(–210)	210	25±10
		(–700)	700	–60 125
9 Ток потребления в статическом режиме по источнику питания U_{CCD} цифровой части, мА при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%, U_{IL} ≤ 0,5 В и $U_{IDataBH}$ ≥ 2 В	I_{CCD}	–	0,7	25±10
		–	1,0	–60 125
10 Динамический ток потребления по источнику питания U_{CCD} цифровой части, мА при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%, U_{ISTL} ≤ 0,5 В, (U_{ISYNCH}, U_{ICLKH}) ≥ 2 В и (V_{TDataA},V_{TDataB}) = 100 кбит/с	I_{OCCD}	–	0,7	25±10
		–	1,0	–60 125
11 Ток потребления в статическом режиме по источнику питания опорного напряжения U_{CCAREF}, мА при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%, U_{IL} ≤ 0,5 В	I_{CCAREF}	–	0,3	25±10
		–	1,0	–60 125

1	2	3	4	5
12 Динамический ток потребления по источнику питания опорного напряжения U_{CCAREF}, мА при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%, U_{ISTL} ≤ 0,5 В, (U_{ISYNCH}, U_{ICLKH}) ≥ 2 В и (V_{TDataA},V_{TDataB}) = 100 кбит/с	$I_{OCCAREF}$	– –	0,3 1,0	25±10 –60 125
13 Ток утечки высокого (низкого) уровня на входе по выводам ST, SYNC, DataA, DataB и CLK, мкА при U_{CCD} = (4,5 – 5,5) В и U_{IH} = U_{CCD} (U_{IL} = 0 В [GND])	I_{ILH} (I_{ILL})	–0,15 –1,0	0,15 1,0	25±10 –60 125
14 Время нарастания выходного напряжения по выводам OUTA (OUTB), мкс при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%, (V_{TDataA},V_{TDataB}) = 100 кбит/с и (C_A, C_B) = 75 пФ ±5%	t_{rA} (t_{rB})	–	2	25±10
15 Время спада выходного напряжения по выводам OUTA (OUTB), мкс при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%, (V_{TDataA},V_{TDataB}) = 100 кбит/с и (C_A, C_B) = 75 пФ ±5%	t_{fA} (t_{fB})	–	2	25±10
16 Время нарастания дифференциального выходного напряжения по выводу OUTA относительно вывода OUTB, мкс при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%, (V_{TDataA},V_{TDataB}) = 100 кбит/с и (C_A, C_B) = 75 пФ ±5%	t_{rDIF}	–	2	25±10
17 Время спада дифференциального выходного напряжения по выводу OUTA относительно вывода OUTB, мкс при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%, (V_{TDataA},V_{TDataB}) = 100 кбит/с и (C_A, C_B) = 75 пФ ±5%	t_{fDIF}	–	2	25±10
18 Время задержки распространения при выключении данных по выводам OUTA (OUTB) при нарастании входного сигнала по входу DataA (DataB), мкс при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%, (V_{TDataA},V_{TDataB}) = 100 кбит/с и (C_A, C_B) = 75 пФ ±5%	t_{PLHA} (t_{PLHB})	–	3	25±10
19 Время задержки распространения при включении данных по выводам OUTA (OUTB) при нарастании входного сигнала по входу DataA (DataB), мкс при U_{CCD} = 5 В ±1%, U_{CCA1} = 15 В ±1% и U_{CCA2} = –15 В ±1%, U_{CCAREF} = 5 В ±1%, (V_{TDataA},V_{TDataB}) = 100 кбит/с и (C_A, C_B) = 75 пФ ±5%	t_{PHLA} (t_{PHLB})	–	3	25±10
20 Входная ёмкость по выводам ST, SYNC, DataA, DataB и CLK, пФ	C_I	–	15	25±10

ТИПОВАЯ СХЕМА ВКЛЮЧЕНИЯ



Компоненты:

Ca и Cb (емкости): 75 пФ (для скорости передачи 100 кбит/с)
130 пФ (для скорости передачи 48 кбит/с)
500 пФ (для скорости передачи 100 кбит/с).

Порядок подачи и снятия напряжений питания и входных сигналов на микросхемы должен быть следующим:

– при включении на микросхемы сначала подают отрицательное напряжение питания U_{CCA2}, затем положительные напряжения питания U_{CCA1}, U_{CCD}, U_{CCAREF} или проводят их произвольную подачу, а затем входные напряжения U_I или одновременно с входными напряжениями;

– при выключении первыми снимают входные напряжения U_I, затем положительные напряжения питания U_{CCA1}, U_{CCD}, U_{CCAREF}, а затем отрицательное напряжение питания U_{CCA2} или проводят их произвольное снятие, или одновременно с входными напряжениями.

Допускается объединять между собой выводы питания 19 (V_{CCD}) и 1 (V_{CCAREF}).

Допускается объединять между собой выводы 18 (вход CLK) и 3 (вход SYNC).

Если выводы 18 (вход CLK) и 3 (вход SYNC) не используют, они должны быть подключены к источнику питания U_{CCD}.

Если вывод 2 (вход ST) не используют, его нужно подключить к общему выводу GND.

Динамический ток потребления микросхем при подключении между выводами OUTA и OUTB сопротивления нагрузки R_L или R_L' и емкости нагрузки C_L или C_L':

– R_L = 600 Ом ±5 % и C_L = 10 нФ ±5 % при скорости передачи данных V_T = 100 кбит/с:
  – I_{OCC1} (I_{OCC2}) = 30 (–30) мА при нормальных климатических условиях среды,
  – I_{OCC1} (I_{OCC2}) = 22 (–22) мА при повышенной рабочей температуре среды,
  – I_{OCC1} (I_{OCC2}) = 38 (–38) мА при пониженной рабочей температуре среды;
– R_L' = 400 Ом ±0,5 % и C_L' = 30 нФ ±5 % при скорости передачи данных V_T' = 12,5 кбит/с:
  – I_{OCC1}' (I_{OCC2}') = 22 (–22) мА при нормальных климатических условиях среды,
  – I_{OCC1}' (I_{OCC2}') = 16 (–16) мА при повышенной рабочей температуре среды,
  – I_{OCC1}' (I_{OCC2}') = 28 (–28) мА при пониженной рабочей температуре среды.

В непосредственной близости между каждым из выводов 11 (V_{CCA1}), 9 (V_{CCA2}), 19 (V_{CCD}), 1 (V_{CCREF}) и выводом 10 (GND) микросхемы должен быть подключен керамический конденсатор емкостью не менее 0,1 мкФ и рабочим напряжением не менее 25 В.

Таблица истинности

SYNC	CLK	DataA	DataB	OUTA	OUTB	Примечание
X	0	X	X	±0,25 В	±0,25 В	1,2,3
0	X	X	X	±0,25 В	±0,25 В	1,2,3
1	1	0	0	±0,25 В	±0,25 В	1,2,3
1	1	0	1	–(U_{CCAREF}±0,25) В	(U_{CCAREF}±0,25) В	1,2,3
1	1	1	0	(U_{CCAREF}±0,25) В	–(U_{CCAREF}±0,25) В	1,2,3
1	1	1	1	±0,25 В	±0,25 В	1,2,3

Примечания
1. X – безразличное состояние;
2. 0 – низкий уровень не более 0,5 В ±0,5%;
3. 1 – высокий уровень не менее 2 В ±1%